

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-14481

(P2018-14481A)

(43) 公開日 平成30年1月25日(2018.1.25)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 33/08 (2010.01)	H01L 33/08	5C094
H01L 33/62 (2010.01)	H01L 33/62	5F142
G09F 9/33 (2006.01)	G09F 9/33	5F241
G09F 9/30 (2006.01)	G09F 9/30 308Z	

審査請求 有 請求項の数 18 O L (全 12 頁)

(21) 出願番号	特願2017-81498 (P2017-81498)	(71) 出願人	514121240
(22) 出願日	平成29年4月17日 (2017. 4. 17)		ルーメンス カンパニー リミテッド
(62) 分割の表示	特願2016-185382 (P2016-185382) の分割		大韓民国 449-901 キョンギ道 ヨンイン市 キヘン区 ウォンゴメーロ 12
原出願日	平成28年9月23日 (2016. 9. 23)	(74) 代理人	110000051
(31) 優先権主張番号	10-2016-0090600		特許業務法人共生国際特許事務所
(32) 優先日	平成28年7月18日 (2016. 7. 18)	(72) 発明者	チャン, ハン ビツ
(33) 優先権主張国	韓国 (KR)		大韓民国 ギョンギード, ヨンインーシ , ギフンーグ, ウォンゴメーロ 12
		(72) 発明者	シン, ウン ソン
			大韓民国, ギョンギード, ヨンインーシ, ギフンーグ, ウォンゴメーロ 12

最終頁に続く

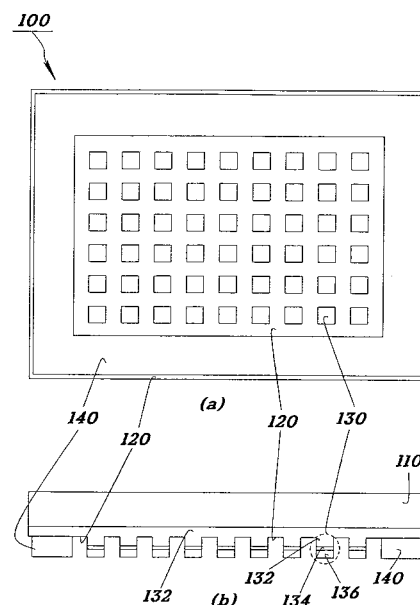
(54) 【発明の名称】 マイクロLEDアレイディスプレイ装置

(57) 【要約】

【課題】CMOSバックプレーン上の各CMOSセルに、マイクロLEDパネルに含まれる各マイクロLEDピクセルがそれぞれ対応するように形成されたマイクロLEDアレイディスプレイ装置を提供する。

【解決手段】本発明のマイクロLEDアレイディスプレイ装置は、複数のマイクロLEDピクセルを含むマイクロLEDパネルと、各マイクロLEDピクセルにそれぞれ対応する複数のCMOSセルを含むCMOSバックプレーンと、各マイクロLEDピクセルと各CMOSセルとがそれぞれ向い合うように配置され、各マイクロLEDピクセルと各マイクロLEDピクセルに対応するCMOSセルとをそれぞれ電気的に連結する各バンプと、マイクロLEDパネルの外郭に沿って形成された第1導電型メタル層と、を備え、各マイクロLEDピクセルは、CMOSバックプレーン上に形成された各CMOSセルにそれぞれ対応するように各バンプを用いてフリップチップボンディングされて個別的に制御される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

マイクロLEDアレイディスプレイ装置であって、
複数のマイクロLEDピクセルを含むマイクロLEDパネルと、
各マイクロLEDピクセルにそれぞれ対応する複数のCMOSセルを含むCMOSバックプレーンと、

前記各マイクロLEDピクセルと前記各マイクロLEDピクセルに対応する各CMOSセルとをそれぞれ向い合うように配置し、前記各マイクロLEDピクセルと前記各マイクロLEDピクセルに対応する前記各CMOSセルとをそれぞれ電氣的に連結した各パンプと、

前記マイクロLEDパネルの外郭に沿って形成された第1導電型メタル層と、を備え、
前記各マイクロLEDピクセルは、前記CMOSバックプレーン上に形成された前記各CMOSセルにそれぞれ対応するように前記各パンプを用いてフリップチップボンディングされて個別的に制御されることを特徴とするマイクロLEDアレイディスプレイ装置。

【請求項 2】

前記各マイクロLEDピクセルは、基板上に第1導電型半導体層、活性層、及び第2導電型半導体層を順次含む垂直構造を有し、

前記基板上的前記マイクロLEDピクセルが形成されない部分は、前記活性層及び前記第2導電型半導体層が除去されて前記第1導電型半導体層が露出することを特徴とする請求項1に記載のマイクロLEDアレイディスプレイ装置。

【請求項 3】

前記マイクロLEDピクセルが形成されない部分の第1導電型半導体層上に、前記各マイクロLEDピクセルと離隔するように前記第1導電型メタル層が形成されることを特徴とする請求項2に記載のマイクロLEDアレイディスプレイ装置。

【請求項 4】

前記第1導電型メタル層の厚さは、前記各マイクロLEDピクセルの厚さと同一であることを特徴とする請求項1に記載のマイクロLEDアレイディスプレイ装置。

【請求項 5】

前記第1導電型メタル層は、前記各マイクロLEDピクセルの共通電極として機能することを特徴とする請求項1に記載のマイクロLEDアレイディスプレイ装置。

【請求項 6】

前記CMOSバックプレーンは、前記第1導電型メタル層に対応するように形成された共通セルを含み、

前記第1導電型メタル層と前記共通セルとは、共通パンプによって電氣的に連結されることを特徴とする請求項1に記載のマイクロLEDアレイディスプレイ装置。

【請求項 7】

前記第1導電型半導体層はn型であり、前記第2導電型半導体層はp型であることを特徴とする請求項2に記載のマイクロLEDアレイディスプレイ装置。

【請求項 8】

前記基板は、サファイア、SiC、Si、ガラス、及びZnOのうちのいずれか一つからなることを特徴とする請求項2に記載のマイクロLEDアレイディスプレイ装置。

【請求項 9】

前記各パンプは、前記各CMOSセルに対応してそれぞれ形成され、前記各CMOSセルと前記各CMOSセルに対応する前記各マイクロLEDピクセルとをそれぞれ電氣的に連結することを特徴とする請求項1に記載のマイクロLEDアレイディスプレイ装置。

【請求項 10】

フルカラーを具現するためのマイクロLEDアレイディスプレイ装置であって、
複数のマイクロLEDピクセルをそれぞれ含み、それぞれ異なる波長帯域の光を発光する第1～第3マイクロLEDパネルと、

各マイクロLEDピクセルにそれぞれ対応する複数のCMOSセルを含む単一CMOS

10

20

30

40

50

バックプレーンと、

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記各マイクロ LED ピクセルと前記各マイクロ LED ピクセルに対応する各 CMOS セルとをそれぞれ向い合うように配置し、前記各マイクロ LED ピクセルと前記各マイクロ LED ピクセルに対応する前記各 CMOS セルとをそれぞれ電氣的に連結した各バンプと、

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれの外郭に沿って形成された第 1 導電型メタル層と、を備え、

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記各マイクロ LED ピクセルは、前記 CMOS バックプレーン上に形成された前記各 CMOS セルにそれぞれ対応するように前記各バンプを用いてフリップチップボンディングされて個別的に制御されることを特徴とするマイクロ LED アレイディスプレイ装置。

10

【請求項 1 1】

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、

前記各マイクロ LED ピクセルは、基板上に第 1 導電型半導体層、活性層、及び第 2 導電型半導体層を順次含む垂直構造を有し、

前記基板上的前記マイクロ LED ピクセルが形成されない部分は、前記活性層及び前記第 2 導電型半導体層が除去されて前記第 1 導電型半導体層が露出することを特徴とする請求項 1 0 に記載のマイクロ LED アレイディスプレイ装置。

【請求項 1 2】

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記マイクロ LED ピクセルが形成されない部分の第 1 導電型半導体層上に、前記各マイクロ LED ピクセルと離隔するように前記第 1 導電型メタル層が形成されることを特徴とする請求項 1 1 に記載のマイクロ LED アレイディスプレイ装置。

20

【請求項 1 3】

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記第 1 導電型メタル層の厚さは、前記マイクロ LED ピクセルの厚さと同一であることを特徴とする請求項 1 0 に記載のマイクロ LED アレイディスプレイ装置。

【請求項 1 4】

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記第 1 導電型メタル層は、前記各マイクロ LED ピクセルの共通電極として機能することを特徴とする請求項 1 0 に記載のマイクロ LED アレイディスプレイ装置。

30

【請求項 1 5】

前記単一 CMOS バックプレーンは、前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記第 1 導電型メタル層に対応するように形成された共通セルを含み、

前記第 1 ～ 第 3 マイクロ LED パネルのそれぞれにおいて、前記第 1 導電型メタル層と前記共通セルとは、共通バンプによって電氣的に連結されることを特徴とする請求項 1 0 に記載のマイクロ LED アレイディスプレイ装置。

【請求項 1 6】

前記第 1 導電型半導体層は n 型であり、前記第 2 導電型半導体層は p 型であることを特徴とする請求項 1 1 に記載のマイクロ LED アレイディスプレイ装置。

40

【請求項 1 7】

前記基板は、サファイア、SiC、Si、ガラス、及び ZnO のうちのいずれか一つからなることを特徴とする請求項 1 1 に記載のマイクロ LED アレイディスプレイ装置。

【請求項 1 8】

前記各バンプは、前記各 CMOS セルに対応してそれぞれ形成され、前記各 CMOS セルと前記各 CMOS セルに対応する前記各マイクロ LED ピクセルとをそれぞれ電氣的に連結することを特徴とする請求項 1 0 に記載のマイクロ LED アレイディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、マイクロLEDアレイディスプレイ装置に関し、より詳細には、LEDチップの製造時、エッチング工程で一つのマイクロLEDパネル上に複数のマイクロLEDピクセルを配列し、その状態のマイクロLEDパネルを、各バンプを用いてCMOSバックプレーン（Backplane）上にフリップチップボンディングし、各マイクロLEDピクセルを個別的に駆動可能に構成してマイクロディスプレイ用に使用するマイクロLEDアレイディスプレイ装置に関する。

【背景技術】

【0002】

発光ダイオード（Light Emitting Diode：LED）は、低電力消費と環境に優しいという側面でその需要が爆発的に増加しており、照明装置やLCD表示装置のバックライト用のみならず、ディスプレイ装置にも広く適用されている。

10

【0003】

LEDは、電気エネルギーを光に変換する固体素子の一種であって、基本的に、二つのドーピング層、即ちn型半導体層とp型半導体層との間に介在する活性層を含み、二つのドーピング層間に電圧が印加されると、電子と正孔が活性層に注入された後、活性層内で再結合することによって光が発生する原理を用いている。LEDは、比較的低い電圧で駆動が可能であると共に、高いエネルギー効率によって発熱が低いという特徴を有する。LEDは、様々なタイプに製造されるが、これらの様々なタイプのうち、特に、マイクロLEDアレイディスプレイ装置の製造に使用されるタイプとして、一つのウェハー上に複数のマイクロLEDピクセルを形成したタイプがある。このように、一つのウェハー上に複数のマイクロLEDピクセルを形成することによってマイクロLEDアレイディスプレイ装置を製造する場合、従来は、チップ製造工程を通じて各ピクセルにp極とn極の2端子を形成した後、信号ラインの縦横軸に配列して駆動していた。この場合、各マイクロLEDピクセルに対して信号制御を担当する各素子が周辺領域に別途に形成されなければならないことから、マイクロLEDアレイディスプレイのサイズが大きくなり、縦横軸にアレイされた数多くのデータラインを各マイクロLEDピクセルとワイヤボンディングで連結しなければならないため、その工程が複雑になり、多くの不便さを伴う。

20

【0004】

また、一つの基板上に複数のマイクロLEDピクセルを形成する場合、一つの基板上に赤色、緑色、及び青色の光を発光する構造物を形成する際の技術的な限界により、マイクロLEDアレイディスプレイ装置においてLED光源を使用する場合、従来は単色のみで具現するしかないという問題があった。従って、これらの問題を解決するための方案が当該技術分野で要求されている。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】韓国登録特許第10-1150861号公報

【特許文献2】韓国登録特許第10-0470904号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0006】

本発明は、上記従来の問題点に鑑みてなされたものであって、本発明の目的は、マイクロLEDアレイディスプレイ装置を製造する際に、各マイクロLEDピクセルと各種データラインとのワイヤボンディング作業の複雑さと不便さを解消し、各マイクロLEDピクセルをそれぞれ個別的に制御可能にするために、CMOSバックプレーン上に形成された各CMOSセルに各マイクロLEDピクセルがそれぞれ対応するように各バンプを用いてフリップチップボンディングされたマイクロLEDアレイディスプレイ装置を提供することにある。

また本発明の目的は、一つの基板上に複数のマイクロLEDピクセルを形成する場合、基板上に赤色、緑色、及び青色の光を発光する構造物を形成する際の困難さを解決するため

50

に、ＣＭＯＳバックプレーン上にフリップチップボンディングされたマイクロＬＥＤアレイディスプレイ装置を提供することにある。

【課題を解決するための手段】

【０００７】

上記目的を達成するためになされた本発明の一態様によるマイクロＬＥＤアレイディスプレイ装置は、複数のマイクロＬＥＤピクセルを含むマイクロＬＥＤパネルと、各マイクロＬＥＤピクセルにそれぞれ対応する複数のＣＭＯＳセルを含むＣＭＯＳバックプレーンと、前記各マイクロＬＥＤピクセルと前記各マイクロＬＥＤピクセルに対応する各ＣＭＯＳセルとをそれぞれ向い合うように配置し、前記各マイクロＬＥＤピクセルと前記各マイクロＬＥＤピクセルに対応する前記各ＣＭＯＳセルとをそれぞれ電氣的に連結した各バン

10

【０００８】

前記各マイクロＬＥＤピクセルは、基板上に第１導電型半導体層、活性層、及び第２導電型半導体層を順次含む垂直構造を有し、前記基板上の前記マイクロＬＥＤピクセルが形成されない部分は、前記活性層及び前記第２導電型半導体層が除去されて前記第１導電型半導体層が露出し得る。

前記マイクロＬＥＤピクセルが形成されない部分の第１導電型半導体層上に、前記各マイクロＬＥＤピクセルと離隔するように前記第１導電型メタル層が形成され得る。

20

前記第１導電型メタル層の厚さは、前記各マイクロＬＥＤピクセルの厚さと同一であり得る。

前記第１導電型メタル層は、前記各マイクロＬＥＤピクセルの共通電極として機能し得る。

前記ＣＭＯＳバックプレーンは、前記第１導電型メタル層に対応するように形成された共通セルを含み、前記第１導電型メタル層と前記共通セルとは、共通バンクによって電氣的に連結され得る。

前記第１導電型半導体層はｎ型であり、前記第２導電型半導体層はｐ型であり得る。

前記基板は、サファイア、ＳｉＣ、Ｓｉ、ガラス、及びＺｎＯのうちのいずれか一つからなり得る。

30

前記各バンクは、前記各ＣＭＯＳセルに対応してそれぞれ形成され、前記各ＣＭＯＳセルと前記各ＣＭＯＳセルに対応する前記各マイクロＬＥＤピクセルとをそれぞれ電氣的に連結し得る。

【０００９】

上記目的を達成するためになされた本発明の他の態様によるフルカラーを具現するためのマイクロＬＥＤアレイディスプレイ装置は、複数のマイクロＬＥＤピクセルをそれぞれ含み、それぞれ異なる波長帯域の光を発光する第１～第３マイクロＬＥＤパネルと、各マイクロＬＥＤピクセルにそれぞれ対応する複数のＣＭＯＳセルを含む単一ＣＭＯＳバックプレーンと、前記第１～第３マイクロＬＥＤパネルのそれぞれにおいて、前記各マイクロ

40

【発明の効果】

【００１０】

50

本発明は、ＣＭＯＳバックプレーン上に形成された各ＣＭＯＳセルに各マイクロＬＥＤピクセルがそれぞれ対応するように各バンプを用いてフリップチップボンディングされた新しい概念のマイクロＬＥＤアレイディスプレイ装置を提供する。これによって、既存の工程の各マイクロＬＥＤピクセルと各種データラインとのワイヤボンディング作業の複雑さと不便さを解消し、各マイクロＬＥＤピクセルを個別的に制御することができる。

更に、単一ＣＭＯＳバックプレーンに、赤色、緑色、及び青色の光のそれぞれを発光する複数のマイクロＬＥＤパネルを、各バンプを用いてフリップチップボンディングし、光学系を用いて三つの色相を１ヶ所に集中させることによってフルカラーの具現を可能にすることから、従来の一つの基板上に複数のマイクロＬＥＤピクセルを形成する場合に、基板上に赤色、緑色、及び青色の光を発光する構造を形成する際の技術的困難さを解消できるという効果を有する。

【図面の簡単な説明】

【００１１】

【図１】本発明の一実施形態によるマイクロＬＥＤアレイディスプレイ装置のマイクロＬＥＤパネルの一例を示す図である。

【図２】図１に示したマイクロＬＥＤパネルとマイクロＬＥＤパネル上の各マイクロＬＥＤピクセルを個別的に駆動するための複数のＣＭＯＳセルを含むＣＭＯＳバックプレーンとを示す図である。

【図３】図２に示したマイクロＬＥＤパネルとＣＭＯＳバックプレーンとを各バンプを用いて電氣的に連結するために、各バンプをＣＭＯＳバックプレーン上に配置した状態を示す図である。

【図４】図３に示した各バンプが配置されたＣＭＯＳバックプレーン上にマイクロＬＥＤパネルを向かい合うように配置し、マイクロＬＥＤパネル上の各マイクロＬＥＤピクセルとＣＭＯＳバックプレーン上の各ＣＭＯＳセルとをそれぞれ電氣的に連結した状態を示す図である。

【図５】本発明の一実施形態によるフルカラーを具現するための赤色、緑色、及び青色の光を発光するそれぞれのマイクロＬＥＤパネルに形成された各マイクロＬＥＤピクセルに対応する各ＣＭＯＳセルにそれぞれ電氣的に連結するために、単一ＣＭＯＳバックプレーン上にＣＭＯＳセル領域をそれぞれ形成して各ＣＭＯＳセル上に各バンプをそれぞれ配置した状態を示す図である。

【図６】図５に示した赤色、緑色、及び青色のそれぞれのマイクロＬＥＤパネルを、各バンプ３０００を用いて単一ＣＭＯＳバックプレーンに電氣的に連結した状態を示す図である。

【図７】本発明の一実施形態によるフルカラーを具現するためのマイクロＬＥＤアレイディスプレイ装置の駆動を簡略に説明するための図である。

【発明を実施するための形態】

【００１２】

本発明は、メサエッチング工程でマイクロＬＥＤピクセルを配列し、これをＣＭＯＳバックプレーン上にフリップチップボンディングすることによって、ＨＭＤ（Head Mounted Display）又はＨＵＤ（Head Up Display）などのマイクロディスプレイ（Micro Display）に適用可能にしたマイクロＬＥＤアレイディスプレイ装置に関する。本発明は、ＬＥＤチップの製造時、メサエッチング工程で各マイクロＬＥＤピクセルを配列し、これらを個別的に駆動可能なようにＣＭＯＳバックプレーン上にフリップチップボンディングする。また、本発明は、赤色、緑色、及び青色を有する三つの素子、即ち各マイクロＬＥＤパネルをＣＭＯＳバックプレーン上に配列することによってフルカラーを具現する。

【００１３】

以下、本発明を実施するための形態の具体例を、図面を参照しながら詳細に説明する。各図面及び実施形態は、本発明の属する技術分野で通常の知識を有する者が容易に理解できるように簡略化して例示したものであって、各図面及び実施形態が本発明の範囲を限定

10

20

30

40

50

するものと解釈してはならない。

【0014】

図1は、本発明の一実施形態によるマイクロLEDアレイディスプレイ装置のマイクロLEDパネル100の一例を示す図であり、図2は、図1に示したマイクロLEDパネル100とマイクロLEDパネル100上の各マイクロLEDピクセルを個別的に駆動するための複数のCMOSセルを含むCMOSバックプレーン200とを示す図であり、図3は、図2に示したマイクロLEDパネル100とCMOSバックプレーン200とを各バンプ300を用いて電氣的に連結するために、各バンプ300をCMOSバックプレーン200上に配置した状態を示す図であり、図4は、図3に示した各バンプ300が配置されたCMOSバックプレーン200上にマイクロLEDパネル100を向かい合うように配置し、マイクロLEDパネル100上の各マイクロLEDピクセルとCMOSバックプレーン200上の各CMOSセルとをそれぞれ電氣的に連結した状態を示す図である。

10

【0015】

先ず、図1～図4を参照して、本発明の一実施形態によるマイクロLEDアレイディスプレイ装置に関して説明する。本実施形態によるマイクロLEDアレイディスプレイ装置は、マイクロLEDパネル100、CMOSバックプレーン200、及び各バンプ300を含む。マイクロLEDパネル100は、複数のマイクロLEDピクセル130を含み、CMOSバックプレーン200は、各マイクロLEDピクセル130をそれぞれ個別的に駆動するために各マイクロLEDピクセル130にそれぞれ対応する複数のCMOSセル230を含む。そして、各バンプ300は、各マイクロLEDピクセル130と、各マイクロLEDピクセル130に対応する各CMOSセル230とがそれぞれ向い合うように配置された状態で、各マイクロLEDピクセル130と、各マイクロLEDピクセル130に対応する各CMOSセル230とをそれぞれ電氣的に連結する。本明細書内において、各マイクロLEDピクセル及び各CMOSセルの参照符号は、便宜上、それぞれ一つのマイクロLEDピクセルと一つのCMOSセルに対して130と230として表示した。このような構成を通じて、CMOSバックプレーン200上に形成された各CMOSセル230に各マイクロLEDピクセル130がそれぞれ対応するように各バンプ300を用いてフリップチップボンディングすることによって、マイクロLEDアレイディスプレイ装置は、各マイクロLEDピクセル130を個別的に制御する。

20

【0016】

マイクロLEDパネル100は、基板110上に第1導電型半導体層132、活性層134、及び第2導電型半導体層136を順次成長させた後でエッチングされる。従って、マイクロLEDパネル100上の各マイクロLEDピクセル130は、このような過程を経て形成された垂直構造を有し、個々のマイクロLEDピクセル130の垂直構造は、基板110上に第1導電型半導体層132、活性層134、及び第2導電型半導体層136を含む。基板110は、サファイア、SiC、Si、ガラス、及びZnOのうちのいずれか一つからなる。そして、第1導電型半導体層132はn型半導体層であり、第2導電型半導体層136はp型半導体層である。活性層134は、電源の印加時、第1導電型半導体層132と第2導電型半導体層136から供給される電子と正孔とが再結合される領域である。

30

40

【0017】

マイクロLEDパネル100において、エッチングされた部分、即ちマイクロLEDピクセル130が形成されない部分120は、第2導電型半導体層136と活性層134が除去されて第1導電型半導体層132が露出する。このようにマイクロLEDパネル100において、マイクロLEDピクセル130が形成されない部分120の第1導電型半導体層132上には、各マイクロLEDピクセル130と離隔するように第1導電型メタル層140が形成される。第1導電型メタル層140は、第1導電型半導体層132上に、マイクロLEDパネル100の外郭に沿って所定の幅を有するように形成される。第1導電型メタル層140の厚さは、各マイクロLEDピクセル130の厚さと概略同一に形成される。第1導電型メタル層140は、共通バンプ340によってCMOSバックプレー

50

ン 2 0 0 に電氣的に連結され、各マイクロLEDピクセル 1 3 0 の共通電極として機能する。例えば、第 1 導電型メタル層 1 4 0 は共通接地である。

【 0 0 1 8 】

C M O S バックプレーン 2 0 0 は、各マイクロLEDピクセル 1 3 0 をそれぞれ個別的に駆動するための複数の C M O S セル 2 3 0 を含む。各 C M O S セル 2 3 0 は、各バンプ 3 3 0 を通じて、対応する各マイクロLEDピクセルにそれぞれ電氣的に連結される。各 C M O S セル 2 3 0 は、対応する各マイクロLEDピクセルを個別的に駆動するための集積回路である。C M O S バックプレーン 2 0 0 は、例えば A M (A c t i v e M a t r i x) パネルである。従って、各 C M O S セル 2 3 0 は、二つのトランジスタ及び一つのキャパシタを含む (図示せず) ピクセル駆動回路である。各バンプ 3 0 0 を用いて C M O S バックプレーン 2 0 0 にマイクロLEDパネル 1 0 0 をフリップチップボンディングすると、等価回路上、ピクセル駆動回路のトランジスタのドレイン端子 (図示せず) と共通接地端子 (例えば、参照符号 2 4 0) との間に個々のマイクロLEDピクセルが配置された形態になる。

10

【 0 0 1 9 】

C M O S バックプレーン 2 0 0 は、第 1 導電型メタル層 1 4 0 に対応する位置に形成された共通セル 2 4 0 を含み、第 1 導電型メタル層 1 4 0 と共通セル 2 4 0 とは共通バンプ 3 4 0 によって電氣的に連結される。本明細書では、複数の C M O S セルと、各 C M O S セルに対応する各マイクロLEDピクセルとをそれぞれ電氣的に連結する各バンプ 3 3 0 と、第 1 導電型メタル層 1 4 0 と共通セル 2 4 0 とを電氣的に連結する共通バンプ 3 4 0 との両方を含む用語として「各バンプ 3 0 0 」を使用することもある。

20

【 0 0 2 0 】

図 3 に示したように、各バンプ 3 3 0 及び共通バンプ 3 4 0 が各 C M O S セル 2 3 0 及び共通セル 2 4 0 の上部にそれぞれ配置された C M O S バックプレーン 2 0 0 とマイクロLEDパネル 1 0 0 とを互いに向かい合わせ、各 C M O S セル 2 3 0 と各マイクロLEDピクセル 1 3 0 とをそれぞれ 1 対 1 に対応させて密着させた後で加熱すると、各バンプ 3 3 0 及び共通バンプ 3 4 0 が溶け、それによって、各 C M O S セル 2 3 0 と、各 C M O S セル 2 3 0 に対応する各マイクロLEDピクセル 1 3 0 とが図 4 に示したようにそれぞれ電氣的に連結され、共通セル 2 4 0 と第 1 導電型メタル層 1 4 0 とが電氣的に連結された状態になる。

30

【 0 0 2 1 】

次に、図 5 及び図 6 を参照して、上記マイクロLEDアレイディスプレイ装置でフルカラーを具現した実施形態を説明する。図 5 は、本発明の一実施形態によるフルカラーを具現するための赤色、緑色、及び青色の光を発光するそれぞれのマイクロLEDパネル 1 1 0 0、1 2 0 0、1 3 0 0 に形成された各マイクロLEDピクセルに対応する各 C M O S セルにそれぞれ電氣的に連結するために、単一 C M O S バックプレーン 2 0 0 0 上に C M O S セル領域 2 1 0 0、2 2 0 0、2 3 0 0 をそれぞれ形成して各 C M O S セル上に各バンプ 3 0 0 0 をそれぞれ配置した状態を示す図であり、図 6 は、図 5 に示した赤色、緑色及び、青色のそれぞれのマイクロLEDパネル 1 1 0 0、1 2 0 0、1 3 0 0 を、各バンプ 3 0 0 0 を用いて単一 C M O S バックプレーン 2 0 0 0 に電氣的に連結した状態を示す図である。

40

【 0 0 2 2 】

図 5 及び図 6 を参照すると、フルカラーを具現するためのマイクロLEDアレイディスプレイ装置は、第 1 マイクロLEDパネル 1 1 0 0、第 2 マイクロLEDパネル 1 2 0 0、及び第 3 マイクロLEDパネル 1 3 0 0 を含み、各マイクロLEDパネル (1 1 0 0、1 2 0 0、1 3 0 0) は、アレイ形態の複数のマイクロLEDピクセルをそれぞれ含む。第 1 マイクロLEDパネル 1 1 0 0、第 2 マイクロLEDパネル 1 2 0 0、及び第 3 マイクロLEDパネル 1 3 0 0 のそれぞれは、それぞれ異なる波長帯域の光を発光する。例えば、第 1 マイクロLEDパネル 1 1 0 0 は赤色の光を発光し、第 2 マイクロLEDパネル 1 2 0 0 は緑色の光を発光し、第 3 マイクロLEDパネル 1 3 0 0 は青色の光を発光する

50

ように構成される。また、フルカラーを具現するためのマイクロLEDアレイディスプレイ装置は、第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300のそれぞれに含まれる各マイクロLEDピクセルをそれぞれ個別的に駆動するための単一CMOSバックプレーン2000を含む。単一CMOSバックプレーン2000は、第1マイクロLEDパネル1100、第2マイクロLEDパネル1200、及び第3マイクロLEDパネル1300のそれぞれに含まれる各マイクロLEDピクセルにそれぞれ対応する複数のCMOSセルを含む。単一CMOSバックプレーン2000には、各マイクロLEDパネル(1100、1200、1300)が配置されるように各マイクロLEDパネル(1100、1200、1300)に対応する各CMOSセル領域(2100、2200、2300)がそれぞれ形成されており、各CMOSセル領域(2100、2200、2300)に各マイクロLEDパネル(1100、1200、1300)がそれぞれフリップチップボンディングされる。単一CMOSバックプレーン2000に各マイクロLEDパネル(1100、1200、1300)がフリップチップボンディングされ、各CMOSセルと各マイクロLEDピクセルとをそれぞれ電氣的に連結させるため、各CMOSセル領域(2100、2200、2300)には、各マイクロLEDパネル(1100、1200、1300)に含まれる複数のマイクロLEDピクセルに対応するように複数のCMOSセルがそれぞれ形成される。このような各CMOSセルと各マイクロLEDピクセルは、各バンプ3000を介してそれぞれ電氣的に連結される。単一CMOSバックプレーン2000に各マイクロLEDパネル(1100、1200、1300)をフリップチップボンディングする過程は、図1～図4を参照して説明したCMOSバックプレーン2000にマイクロLEDパネル100をフリップチップボンディングする過程と同様である。

【0023】

また、単一CMOSバックプレーン2000上には、各CMOSセル領域(2100、2200、2300)に共通セルがそれぞれ形成されており、各CMOSセル領域(2100、2200、2300)の共通セルは、各共通バンプを介して各マイクロLEDパネル(1100、1200、1300)の第1導電型メタル層にそれぞれ電氣的に連結される。

【0024】

上述したように、従来は、マイクロLEDを製作する際に、一つの基板上に赤色、緑色、青色の光を発光する構造物を形成することには技術的に困難があるため、本発明では、単一CMOSバックプレーン2000にそれぞれ独立的に製作されてそれぞれ異なる波長帯域の光、即ち赤色、緑色、青色の光をそれぞれ発光する複数のマイクロLEDパネルをフリップチップボンディングし、光学系を用いて三つの色相を1ヶ所に集中させることによってフルカラーの具現を可能にする。また、本発明は、従来のような各LEDチップとこれらの制御を担当するための縦横軸に沿う各種データ線との間をワイヤボンディングしなければならないという不便さや困難さを解消できるだけでなく、従来のように各LEDチップの信号制御を担当する各素子をLEDチップの外部領域に別途に備えなくてもよいことから、全体のディスプレイ装置のサイズも減少させることができるという利点がある。

【0025】

最後に、図7は、本発明の一実施形態によるフルカラーを具現するためのマイクロLEDアレイディスプレイ装置の駆動を簡略に説明するための図であり、図7に示したように、本実施形態によるマイクロLEDアレイディスプレイ装置の駆動は、駆動IC700の制御信号によって行われる。駆動IC700からの制御信号は、CMOSバックプレーン2000に形成された各CMOSセル、即ちCMOS集積回路によって各マイクロLEDピクセルにそれぞれ供給される。駆動IC700からの制御信号は、アナログ信号であるか又はデジタル信号である。或いは、デジタル信号はパルス幅変調(PWM)信号である。

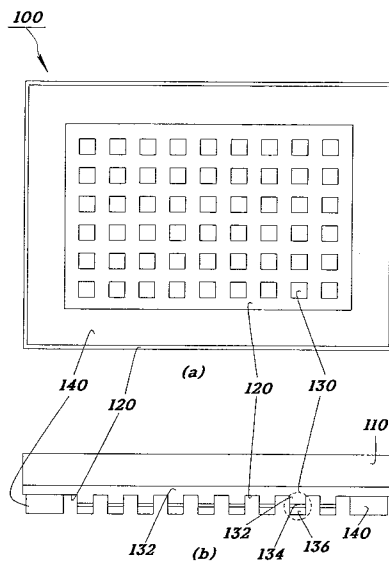
【符号の説明】

【 0 0 2 6 】

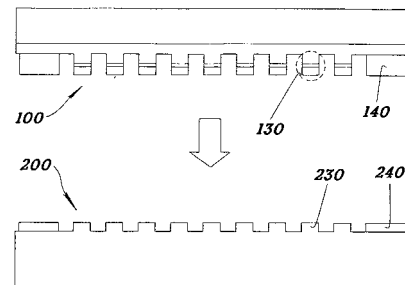
1 0 0、1 1 0 0、1 2 0 0、1 3 0 0 マイクロ L E D パネル
 1 1 0 基板
 1 2 0、1 3 2 第 1 導電型半導体層
 1 3 0 マイクロ L E D ピクセル
 1 3 4 活性層
 1 3 6 第 2 導電型半導体層
 1 4 0 第 1 導電型メタル層
 2 0 0、2 0 0 0 C M O S バックプレーン
 2 3 0 C M O S セル
 2 4 0 共通セル
 3 4 0 共通バンプ
 3 0 0、3 3 0、3 0 0 0、3 1 0 0、3 2 0 0、3 3 0 0 バンプ
 2 1 0 0、2 2 0 0、2 3 0 0 C M O S セル領域
 7 0 0 駆動 I C

10

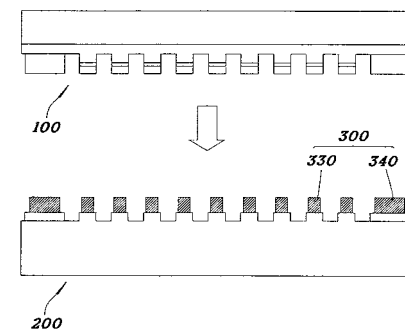
【 図 1 】



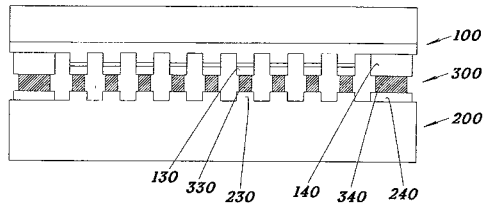
【 図 2 】



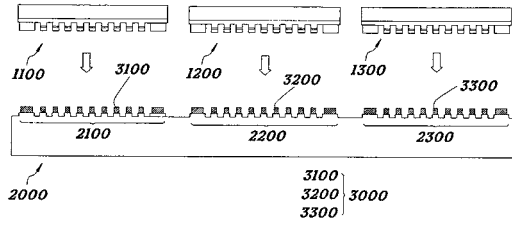
【 図 3 】



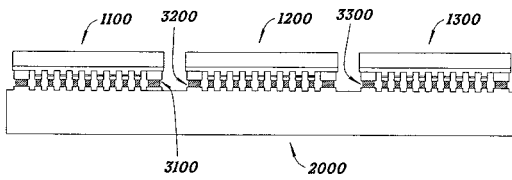
【図 4】



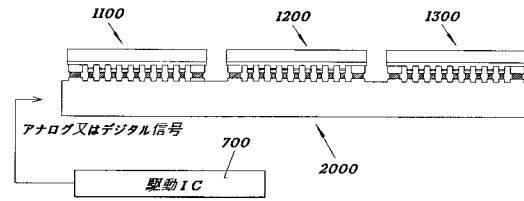
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 チョ , ヒョン ヨン

大韓民国 , ギョンギ - ド , ヨンイン - シ , ギフン - グ , ウォンゴメ - ロ 1 2

F ターム(参考) 5C094 AA08 AA43 BA03 BA23 CA19 CA24 DA11 DB01 EA07 EB01

FA02 FB20 GB01

5F142 BA32 CA11 CB03 CB18 CB23 CD15 DB24 GA02

5F241 CA04 CA12 CB25 CB33 FF06

专利名称(译)	微型LED阵列显示装置		
公开(公告)号	JP2018014481A	公开(公告)日	2018-01-25
申请号	JP2017081498	申请日	2017-04-17
申请(专利权)人(译)	流明有限公司		
[标]发明人	チャンハンビツ シンウンソン チョヒョンヨン		
发明人	チャン, ハン ビツ シン, ウン ソン チョ, ヒョン ヨン		
IPC分类号	H01L33/08 H01L33/62 G09F9/33 G09F9/30		
CPC分类号	H01L25/167 H01L27/156 H01L33/62 H01L2933/0066 H01L25/0753 H01L27/1218 H01L27/124 H01L33/36 H01L33/382		
FI分类号	H01L33/08 H01L33/62 G09F9/33 G09F9/30.308.Z		
F-TERM分类号	5C094/AA08 5C094/AA43 5C094/BA03 5C094/BA23 5C094/CA19 5C094/CA24 5C094/DA11 5C094/DB01 5C094/EA07 5C094/EB01 5C094/FA02 5C094/FB20 5C094/GB01 5F142/BA32 5F142/CA11 5F142/CB03 5F142/CB18 5F142/CB23 5F142/CD15 5F142/DB24 5F142/GA02 5F241/CA04 5F241/CA12 5F241/CB25 5F241/CB33 5F241/FF06		
优先权	1020160090600 2016-07-18 KR		
其他公开文献	JP6445075B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种微型LED阵列显示装置，其中微型LED面板中包括的每个微LED像素对应于CMOS背板上的每个CMOS单元。本发明的微LED阵列显示装置包括：微LED面板，包括多个微LED像素；CMOS背板，包括分别对应于各个微LED像素的多个CMOS单元，安排使每个CMOS单元彼此面对，每个凸块将每个微LED像素和相应的CMOS单元电连接到每个微LED像素和沿着微LED面板的外边缘形成的第一导电类型金属层，每个微LED像素分别连接到CMOS背板上形成的每个CMOS单元使用每个凸块通过倒装芯片键合单独控制以响应。

